

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-074062

(43)Date of publication of application : 17.03.1998

(51)Int.Cl.

G09G 3/36
G01R 13/02
G02F 1/133
G09G 3/20
G11C 19/00
H04N 5/66

(21)Application number : 08-230840

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 30.08.1996

(72)Inventor : KIHARA KATSUYA

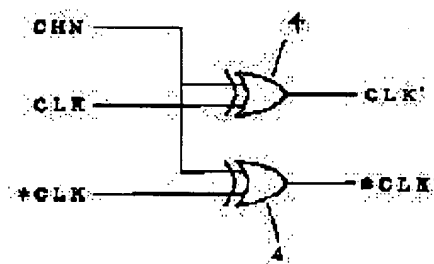
FURUKAWA MASAYUKI

(54) BIDIRECTIONAL SHIFT REGISTER AND LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To symmetrically invert a screen and to improve the versatility using a simply constituted bidirectional shift register in the driving circuit incorporated type liquid crystal display(LCD) employing polysilicon thin film trnasisotrs (p-SiTFTs).

SOLUTION: Clock signals CLK and inverse clock signals *CLK, which are supplied to every stage of a bidirectional shift register, are supplied to one of the inputs of EXOR gates 4 and shift direction switching signals CHN are supplied to the other inputs. By controlling the Hi/Lo of the signals CHN, the inversion/non-inversion of the signals CLK and *CLK are controlled. Note that the shifting directions of the signals CHN are switched to either to the left or to the right by integrally conducting the controls of the start pulse supply terminals and left and right direction switchings.



LEGAL STATUS

[Date of request for examination]

28.09.2000

[Date of sending the examiner's decision of rejection] 29.10.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to LCD which enabled the switch of the direction of the drive circuit section of operation, and raised the flexibility of a display especially about the liquid crystal display (LCD:Liquid Crystal Display) of drive circuit one apparatus which built in in one the drive circuit constituted by the display pixel section using the same TFT while carrying out matrix arrangement of the thin film transistor (TFT:Thin Film Transistor).

[0002]

[Description of the Prior Art] LCD has advantages, such as small, a thin shape, and a low power, and utilization is progressing in fields, such as OA equipment and an AV equipment. Especially the active-matrix mold using TFT as a switching element can perform the static drive of 100% of duty ratios in multiplexer theoretically, and is used for the big screen and the high definition animation display.

[0003] The substrate (TFF substrate) which carried out connection formation of the TFT, and the substrate (opposite substrate) which has a common electrode stick a active matrix LCD on both sides of liquid crystal, it is put together, and is constituted by the display electrode arranged in the shape of a matrix. The opposite portions of a display electrode and a common electrode serve as pixel capacity which used liquid crystal as the dielectric layer, it is chosen one by one by TFT, and voltage is impressed. 1 field period maintenance of the voltage impressed to pixel capacity is carried out by OFF resistance of TFT. Liquid crystal has the anisotropy in electro-optics, and the amount of transmitted lights is adjusted corresponding to the reinforcement of the electric field formed of pixel capacity. Thus, distribution of the light and darkness by which permeability was controlled for every pixel is checked by looking as a desired display image.

[0004] LCD of drive circuit one apparatus in which the matrix display section and the circumference drive circuit section were formed on the same substrate is developed by using polycrystal (Pori) silicon (p-Si) as a channel layer of TFT in recent years. Generally, compared with amorphous silicon (a-Si), mobility of p-Si is high. For this reason, TFT is miniaturized and highly minute-ization is realized. Moreover, since improvement in the speed by contraction of detailed-izing by gate self aryne structure and parasitic capacitance is attained, a high-speed drive circuit can be constituted by forming the CMOS transistor of n-chTFT and p-ch. Thus, reduction of a manufacturing cost and the miniaturization of a LCD module are realized by the matrix display section and really forming the drive circuit section on the same substrate.

[0005] Drawing 7 is the block diagram of LCD. The central matrix section is a display. Arrangement formation of the gate line (GL) which is the scanning line, and the drain line (DL) which is a signal line is carried out at length and breadth, and TFT (SE) is formed in the intersection. The pixel capacity for a liquid crystal drive (LC) and the auxiliary capacity for charge maintenance (SC) are connected to TFT (SE). The display electrode which makes either TFT (SE), its Rhine (GL, DL) or pixel capacity (LC) is formed on the same substrate, and the common electrode which makes another side of pixel capacity (LC) is extensively formed on another substrate by which opposite arrangement was carried out on both sides of the liquid crystal layer. Namely, it comes to divide liquid crystal and a common electrode with a display electrode, TFT (SE) is connected to this, and, as for pixel capacity (LC), the display pixel is constituted.

[0006] The gate driver (GD) which serves as a level shift register, and a sampling circuit and the drain driver (DD) which consists of a capacitor for a hold further depending on the case mainly from a perpendicular shift register is mainly arranged around the display. These gate drivers (GD) and a drain driver (DD) are constituted by the CMOS array of TFT, and are formed in one on the same substrate like TFT (SE) of the pixel section using p-Si.

[0007]

[Problem(s) to be Solved by the Invention] In recent years, in the use of 3 board type projector etc., the image respectively displayed depending on the installation location of LCD of three sheets became upside-down, and since un-agreeing [of the image which it projected] etc. happens, in order to prevent this, the configuration method of LCD was limited. Moreover, in order to realize reduction of the manufacturing cost by the few form and mass production method using the same thing to LCD of three sheets, the write-in location of an indicative data must be considered as a reversible configuration by the upper and lower sides or right and left at symmetry.

[0008] When a right-and-left switch of the shift direction of a shift register was enabled and the shift clocks of the left end stage of a shift register and a right end stage differed with the clock signal and the reversal clock signal respectively, the initiation timing of the shift action of either the left or the right differed, or had caused the problem that a shift action was not started. An example of the concrete configuration of a gate driver (GD) is shown in drawing 8. The shift register which consists of the 2nd clocked inverter by which (1) was connected to the 1st clocked inverter with which series connection of each stage (SR) was carried out, the inverter, and the inverter at reverse juxtaposition, and (2) are the AND gates which take an AND for each stage (SR) output which a shift register (1) adjoins, and are supplied to each line of a display (3) as a scan signal.

[0009] A clock signal CLK and reversal clock signal *CLK are supplied to a shift register (1) every other step as a shift clock at the 1st clocked inverter of each stage (SR), and reversal clock signal *CKL and a clock signal CLK are supplied to the 2nd clocked inverter of each stage (SR) as a reversal signal of a shift clock, and charge stability is achieved. A shift register (1) is a bidirectional shift register, and a start pulse ST is supplied to the upper limit stage or lower limit stage of a shift register (1). The display (3) serves as a delta array to which each display pixel of R, G, and B was allotted in the shape of a triangle. In drawing 8, the line count of the expedient top of explanation and a display (3) sets to 5, and the number of stages of a shift register (1) is set to 6 corresponding to this. By a diagram, a

scan is performed down from a top and the condition that the pixel data of R, G, and B is given to each display pixel is shown. Color display is performed by the additive mixture of colors of R and G which were allotted in the shape of a triangle as surrounded by the dotted line of drawing, and B each color.

[0010] Drawing 9 shows the condition when scanning the shift register (1) of drawing 8 to a hard flow shift, i.e., above [from the bottom]. the upper limit and lower limit to which a start pulse ST is supplied since the number of stages of a shift register (1) is even -- a shift clock -- differing -- **** -- start timing -- the bottom to the time [a top to] of down and above -- one clock -- that is, it shifts by one line. Therefore, in drawing 9 , in case the writing of pixel data is performed from the 5th line, the pixel data (R1, G1, B1, ..) of the 1st line in drawing 8 will be missing, and will be written in from pixel data of the 2nd line. However, since the drain line at the left end of the 5th line is as common as the drain line of eye two trains from the left of the 2nd line, the pixel data of from 2 in drawing 8 trains of the 2nd line (R2, G2, B-2 ..) is written in the 5th line. For this reason, in drawing 9 , since the triangle is distorted, R2, G2, and B3 which display a predetermined color which was surrounded by the dotted line in drawing 8 will become the bad thing of display grace.

[0011]

[Means for Solving the Problem] Accomplish this invention in order to solve this technical problem, and it is based on the 1st clock signal and 2nd clock signal of reversed polarity at each other who was respectively supplied to even level and odd level. In a bidirectional shift register with which a shift of the left of data with which a start pulse is supplied to a right end or a left end, and is started, or the right is performed Said the 1st clock signal and 2nd clock signal are respectively supplied to one side of an input of the 1st exclusive OR gate and the 2nd exclusive OR gate. The shift direction switch signal is supplied to another side of an input of said 1st and 2nd exclusive OR gates. An output of said 1st exclusive OR gate and the 2nd exclusive OR gate by switch of the high level/low level of said shift direction switch signal As said 1st clock signal, and reversal/noninverted signal of the 2nd clock signal, it is the configuration respectively supplied to even level and odd level.

[0012] Thereby, by switching the high level/low level of the shift direction switch signal, polar being reversal / being un-reversed are controlled, a phase of a start pulse can be made to agree, and the shift direction of a bidirectional shift register is switched to right and left free. [of a shift clock] It is the configuration whose switch to both the left/right is enabled in the shift direction by switching the right end / left end to which said start pulse is supplied especially, and the high level/low level of said shift direction switch signal.

[0013] Thereby, the shift direction of a bidirectional shift register can be switched the left/rightward free by switching the high level/low level of the right / left supply edge of a start pulse, and the shift direction switch signal in one. Moreover, one electrode of pixel capacity which used liquid crystal as a dielectric layer at a display by the side of one opposed face of an electrode substrate of a pair by which opposite arrangement was carried out on both sides of liquid crystal, A display pixel which consists of a switching element connected to this is arranged in the shape of a matrix, and a drive circuit which supplies a signal to said display pixel at the periphery section is arranged. This drive circuit It is based on the 1st clock signal and 2nd clock signal of reversed polarity at each other who was respectively supplied

to even level and odd level. In a liquid crystal display which consists of a bidirectional shift register with which a shift of the left of data with which a start pulse is supplied to a right end or a left end, and is started, or the right is performed As for said bidirectional shift register, said the 1st clock signal and 2nd clock signal are respectively supplied to one side of an input of the 1st exclusive OR gate and the 2nd exclusive OR gate. The shift direction switch signal is supplied to another side of an input of said 1st and 2nd exclusive OR gates. An output of said 1st exclusive OR gate and the 2nd exclusive OR gate by switch of the high level/low level of said shift direction switch signal As said 1st clock signal, and reversal/noninverted signal of the 2nd clock signal, it is the configuration respectively supplied to even level and odd level.

[0014] Thereby, polar being reversal / being un-reversed are controlled by switching the high level/low level of the shift direction switch signal, a phase of a start pulse can be made to agree, and the direction of a drive circuit which consists of a bidirectional shift register of operation is switched to right and left free. [of a shift clock] Said especially bidirectional shift register is a configuration whose switch to both the left/right is enabled in the shift direction by switching the right end / left end to which said start pulse is supplied, and the high level/low level of said shift direction switch signal.

[0015] Thereby, the direction of a drive circuit which consists of a bidirectional shift register of operation can be switched the left/rightward free by switching the high level/low level of the right / left supply edge of a start pulse, and the shift direction switch signal in one. Especially said switching element, said bidirectional shift register, and said exclusive OR gate are a configuration which consists of a thin film transistor using a polycrystal semiconductor formed on the same substrate.

[0016] A screen can be symmetrically made into reverse, without being able to change the polarity of a shift clock supplied from the exterior inside a liquid crystal display, and requiring modification of a circumference integrated circuit device by this, in a liquid crystal display which carried out one-formation of the display pixel section and the circumference drive circuit section on the same substrate.

[0017]

[Embodiment of the Invention] Drawing 1 is the block diagram of the bidirectional shift register with which this invention is applied. (1) is a shift register, it is switching connection of the output/input (out, in) of each stage (S/R) at the transfer gate (TRR, TRL), and can be shifted in any direction of the right/left. In the case of a gate driver, an AND is taken for two steps of 1 set which the output (out) of each stage (S/R) of a shift register (1) adjoins by the AND gate (2), and a shift output (OUT) is taken out. The shift register (1) consists of the 2nd clocked inverter by which each stage (S/R) was connected to the 1st clocked inverter, inverter, and inverter which were connected to the serial at reverse juxtaposition. The clock signal CLK of two clocked inverters which constitute one step, and reversal clock signal *CLK serve as reversed polarity also about each adjoining stage while being reversed polarity mutually. That is, while a clock signal CLK and reversal clock signal *CLK are supplied to the 1st clocked inverter for every ***, reversal clock signal *CLK and a clock signal CLK are supplied to the 2nd clocked inverter. With the shift register (1) shown here, it is set as a rightward shift by setting the transfer gate (TRR) to ON and setting the transfer gate (TRL) to OFF. At this time, a rightward shift action is started by giving a rightward start pulse (STR). On the other hand, in a leftward shift, the transfer gate (TRR) is set to OFF, the transfer

gate (TRL) is set to ON, and a leftward shift action is started by giving a leftward start pulse (STL).

[0018] In the shift register (1) shown in drawing 1, each adjoining stage output (out) becomes 1 / 2 clock period coincidence with Hi. For this reason, when the number of stages of a shift register turns into even number when a shift output (OUT) number of stages is odd, for example, the left end stage is controlled by the clock signal CLK, a right end stage is controlled by reversal clock signal *CLK. Therefore, when the same clock signal CLK and same reversal clock signal *CLK were supplied, the timing of the start at the time of a left shift and the start at the time of a right shift had caused the problem which shifts 1 / during the 2 clocks.

[0019] Especially by this invention, a simple bidirectional shift register is offered by switching the polarity of a shift clock suitably according to a switch of the left/right. Drawing 2 is the representative circuit schematic of the polar conversion circuit concerning the gestalt of operation of this invention. The clock signal CLK supplied from the exterior and reversal clock signal *CLK are respectively inputted into one input edge of the two exclusive-or (EXOR) gates (4), and the shift direction switch signal CHN of a direct current is inputted into the input edge of another side. The output of these EXOR(s) gate (4) is supplied to each stage of the shift register of drawing 1 by the shift direction switch signal CHN as clock signal CLK' by which being reversal / being un-reversed were controlled, and reversal clock signal *CLK'. That is, according to the table of operation shown in drawing 3, a clock signal CLK, and being reversal / being un-reversed of reversal clock signal *CLK are switched, and the polarity of clock signal CLK' and *CLK' is controlled by switching Hi/Lo of the shift direction switch signal CHN of a direct current. Thereby, when the shift direction switch signal CHN is set to Lo, it becomes noninverting, and clock signal CLK' and reversal clock signal *CLK' are the same polarity as a clock signal CLK and reversal clock signal *CLK' respectively, as shown in (a) of drawing 4, the rightward start pulse STR agrees in a clock signal CLK, and a shift action is started. Moreover, when the shift direction switch signal CHN is set to Hi, as clock signal CLK' and reversal clock signal *CLK' become the polarity of reverse in a clock signal CLK and reversal clock signal *CLK and it is shown in (b) of drawing 4, the leftward start pulse STL agrees in reversal clock signal *CLK, and a shift action is started.

[0020] Therefore, even if this bidirectional shift register starts a shift action from which stage of the left end stage controlled by the clock signal CLK, or the right end stage controlled by reversal clock signal *CLK, it is started to the completely same timing. for this reason, the thing for which the left end/right end of the feed tray of a start pulse, Hi/Lo of the shift direction switch signal CHN, and ON/OFF of the transfer gate (TRR, TRL) are switched in one -- the shift direction -- the left/right -- a setup to all is attained and the bidirectional shift register of a simple configuration is obtained. namely, the thing for which the polarity of a shift clock is suitably switched by the polar conversion circuit of this invention even if the polarity of the clock signal corresponding to a start pulse differs in the shift direction on either side -- right and left -- the bidirectional shift register which can be shifted in any direction is offered.

[0021]

[Example] Drawing 5 is a block diagram when applying p-SiTFT for the bidirectional shift register of this invention to drive circuit one apparatus LCD. The gate line (GL) which is a display and is the scanning line, and the drain line (DL) which is a

signal line cross, the central matrix section is arranged, and pixel capacity (LC) and auxiliary capacity (SC) are connected at the intersection through TFT (SE) which is a switching element.

[0022] The gate driver (GD) which drives a gate line (GL), and the drain driver (DD) which drives a drain line (DL) are arranged around the display. A gate driver (GD) mainly consists of a shift register, and the drain driver (DD) mainly serves as a shift register from the sampling gate controlled by this. Each of these drivers (GD, DD) is constituted by the CMOS inverter of TFT which used the same p-Si as TFT (SE) of a display. The perpendicular and the level shift clock VCLK, *VCLK, HCLK, *HCLK, perpendicular, and the level start pulses VST and HST for making the shift action of a shift register perform are respectively supplied to each driver (GD, DD) from the external integrated circuit. The subject-copy signal VDSG for LCD created in the external integrated circuit is supplied to a drain driver (DD), a pixel signal level is sampled by the sampling gate, and it is sent out to each drain line (DL) to compensate for the scan of a gate driver (GD), and is written in the display pixel which consists of pixel capacity (LC) and auxiliary capacity (SC).

[0023] In this invention, a gate driver (GD) has the feature in the place which supplies the perpendicular shift clock VCLK which consists of a bidirectional shift register shown in drawing 1, and turns into the Rhine clock of this, and *VCLK through the polar conversion circuit (SW) shown in drawing 2. The EXOR gate (3 4) which constitutes this polar conversion circuit (SW) is formed in one on the same substrate of CMOSTFT using the same p-Si as the CMOS transistor which constitutes TFT for switching (SE) and the driver (GD, DD) of a display. Moreover, the shift direction switch signal CHN is supplied to the polar conversion circuit (SW).

[0024] this performs Hi/Lo of the shift direction switch signal CHN in one with a switch of the supply edge of the perpendicular start pulse VST of the bidirectional shift register which is a gate driver (GD), and ON/OFF of the transfer gate (TRR, TRL) -- the direction of a vertical scanning of a screen -- vertical reverse -- carrying out -- an image -- the upper and lower sides -- it can be symmetrically made reverse.

[0025] Drawing 6 is the concrete configuration of a gate driver (GD). (1) And (2) is the shift register and the AND gate which are shown in drawing 1. An AND is taken and each stage output of a shift register (1) is supplied to each line of a display (3) as a scan signal level. The shift direction of a shift register (1) is above from under drawing, and is scanned by hard flow with drawing 8. The number of displays (3) is five because of odd lines, for example, simplification of explanation, and the number of stages of a shift register (1) has become six steps corresponding to this. In the upper limit stage and lower limit stage of a shift register (1), although shift clocks differ by the clock signal CLK and reversal clock signal *CLK, without changing the phase of a start pulse ST, since the polarity of a clock signal CLK and a reversal clock signal is also controlled in one with the switch of the shift direction as drawing 2, drawing 3, drawing 4, and drawing 5 explained, it is them at a top to the down shift and above shift time from the bottom, and they are started to the same timing. Therefore, in drawing 8, pixel data is written in from the 5th line in drawing 6 as having been written in from the 1st line, and the display of vertical reverse is performed, maintaining symmetric property. For example, in drawing 6 and drawing 7, R2, G2, and B3 which display a predetermined color as shown by the dotted line have not said that it is [only being made reverse by the upper and lower sides, and], and a triangle is distorted by arrangement of the triangle

like drawing 9 . It is because the line count of this (3), i.e., a display, was made into odd number and the clock signal CLK of the shift register (1) of even level and the polarity of reversal clock signal *CLK corresponding to this were controlled by a switch and one of the shift direction.

[0026] ON/OFF of these shift direction switch signal Hi/Lo and the transfer gate has the method of fixing by predetermined cutting, predetermined welding, etc. of wiring or software, the method of fixing by external actuation by one development of a logic element at the time of initialization, etc. by laser radiation after completion of LCD. Therefore, in a use like 3 board type projector, since un-agreeing [of an image] is lost by switching a scanning direction respectively also when installing LCD of three sheets in different sense, the flexibility of arrangement of LCD within equipment can be raised.

[0027]

[Effect of the Invention] The bidirectional shift register of a simple configuration was obtained by this invention. In the liquid crystal display which formed the circumference drive circuit in one on the same substrate in the display pixel section by this, the bidirectional switch device could also be formed in one, modification of a circumference drive circuit element was also unnecessary, and the manufacturing cost was also low, and the screen could be set as symmetry by the upper and lower sides or right and left at reverse according to the use, and versatility became very high.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is based on the 1st clock signal and 2nd clock signal of reversed polarity at each other who was respectively supplied to even level and odd level. In a bidirectional shift register with which a shift of the left of data with which a start pulse is supplied to a right end or a left end, and is started, or the right is performed Said the 1st clock signal and 2nd clock signal are respectively supplied to one side of an input of the 1st exclusive OR gate and the 2nd exclusive OR gate. The shift direction switch signal is supplied to another side of an input of said 1st and 2nd exclusive OR gates. An output of said 1st exclusive OR gate and the 2nd exclusive OR gate by switch of the high level/low level of said shift direction switch signal A bidirectional shift register characterized by supplying even level and odd level respectively as said 1st clock signal, and reversal/noninverted signal of the 2nd clock signal.

[Claim 2] A bidirectional shift register according to claim 1 characterized by enabling a switch to both the left/right of the shift direction by switching the right end / left end to which said start pulse is supplied, and the high level/low level of said shift direction switch signal.

[Claim 3] One electrode of pixel capacity which used liquid crystal as a dielectric layer at a display by the side of one opposed face of an electrode substrate of a pair by which opposite arrangement was carried out on both sides of liquid crystal A switching element connected to this It is the liquid crystal display equipped with the above. Said bidirectional shift register Said the 1st clock signal and 2nd clock signal are respectively supplied to one side of an input of the 1st exclusive OR gate and the 2nd exclusive OR gate. The shift direction switch signal is supplied to another side of an input of said 1st and 2nd exclusive OR gates. An output of said 1st exclusive OR gate and the 2nd exclusive OR gate by switch of the high level/low level of said shift direction switch signal As said 1st clock signal, and reversal/noninverted signal of the 2nd clock signal, it is characterized by supplying even level and odd level respectively.

[Claim 4] Said bidirectional shift register is a liquid crystal display according to claim 3 characterized by enabling a switch to both the left/right of the shift direction by switching the right end / left end to which said start pulse is supplied, and the high level/low level of said shift direction switch signal.

[Claim 5] Said switching element, said bidirectional shift register, and said exclusive OR gate are a liquid crystal display according to claim 3 or 4 characterized by consisting of a thin film transistor using a polycrystal semiconductor formed on the same substrate.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-74062

(43) 公開日 平成10年(1998) 3月17日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36			G 0 9 G 3/36	
G 0 1 R 13/02			G 0 1 R 13/02	
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133	5 5 0
G 0 9 G 3/20		4237-5H	G 0 9 G 3/20	R
G 1 1 C 19/00			G 1 1 C 19/00	C
審査請求 未請求 請求項の数 5 O L (全 8 頁) 最終頁に続く				

(21) 出願番号 特願平8-230840

(22) 出願日 平成8年(1996) 8月30日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 木原 勝也

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(72) 発明者 古河 雅行

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

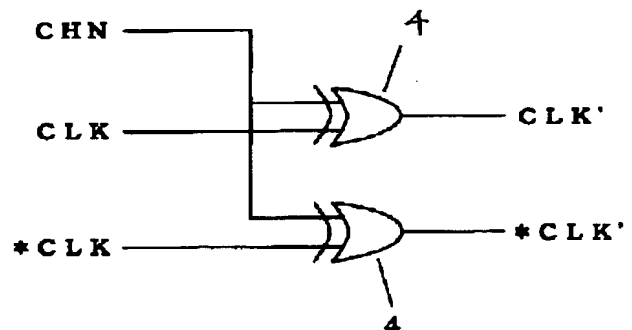
(74) 代理人 弁理士 安富 耕二 (外1名)

(54) 【発明の名称】 双方向シフトレジスタ及び液晶表示装置

(57) 【要約】

【課題】 p-S i T F Tを用いた駆動回路一体型 L C Dにおいて、簡易な構成の双方向シフトレジスタにより、画面を対称的に逆さまにして汎用性を高める。

【解決手段】 E X O R ゲート4の一方の入力には、双方向シフトレジスタの各段に供給されるクロック信号 C L K 及び反転クロック信号 * C L K が供給され、他方の入力にはシフト方向切り換え信号 C H N が供給されている。シフト方向切り換え信号 C H N の H i / L o を制御することで、クロック信号 C L K 及び反転クロック信号 * C L K の反転／非反転が制御される。シフト方向切り換え信号 C H N を、スタートパルスの供給端及び左右方向切り換え制御を一体的に行うことで、シフト方向が左右のいずれかに切り換えられる。



【特許請求の範囲】

【請求項 1】 偶数段及び奇数段に各々供給された互いに逆極性の第 1 のクロック信号及び第 2 のクロック信号に基づいて、スタートパルスが右端あるいは左端に供給されて開始されるデータの左方向あるいは右方向のシフトが行われる双方向シフトレジスタにおいて、前記第 1 のクロック信号及び第 2 のクロック信号が各々第 1 のエクスクルーシブオアゲート及び第 2 のエクスクルーシブオアゲートの入力的一方に供給され、前記第 1 及び第 2 のエクスクルーシブオアゲートの入力の他方にシフト方向切り換え信号が供給され、前記第 1 のエクスクルーシブオアゲート及び第 2 のエクスクルーシブオアゲートの出力が、前記シフト方向切り換え信号のハイレベル/ロウレベルの切り換えにより、前記第 1 のクロック信号及び第 2 のクロック信号の反転/非反転信号として、各々偶数段及び奇数段に供給されることを特徴とする双方向シフトレジスタ。

【請求項 2】 前記スタートパルスが供給される右端/左端、及び、前記シフト方向切り換え信号のハイレベル/ロウレベルを切り換えることにより、シフト方向を左方向/右方向のいずれにも切り換え可能とされていることを特徴とする請求項 1 記載の双方向シフトレジスタ。

【請求項 3】 液晶を挟んで対向配置された一対の電極基板の一方の対向面側の表示部に、液晶を誘電層とした画素容量の一方の電極と、これに接続されたスイッチング素子とからなる表示画素がマトリクス状に配列され、周縁部に、前記表示画素に信号電圧を供給する駆動回路が配置され、この駆動回路は、偶数段及び奇数段に各々供給された互いに逆極性の第 1 のクロック信号及び第 2 のクロック信号に基づいて、スタートパルスが右端あるいは左端に供給されて開始されるデータの左方向あるいは右方向のシフトが行われる双方向シフトレジスタからなる液晶表示装置において、前記双方向シフトレジスタは、前記第 1 のクロック信号及び第 2 のクロック信号が各々第 1 のエクスクルーシブオアゲート及び第 2 のエクスクルーシブオアゲートの入力的一方に供給され、前記第 1 及び第 2 のエクスクルーシブオアゲートの入力の他方にシフト方向切り換え信号が供給され、前記第 1 のエクスクルーシブオアゲート及び第 2 のエクスクルーシブオアゲートの出力が、前記シフト方向切り換え信号のハイレベル/ロウレベルの切り換えにより、前記第 1 のクロック信号及び第 2 のクロック信号の反転/非反転信号として、各々偶数段及び奇数段に供給されることを特徴とする液晶表示装置。

【請求項 4】 前記双方向シフトレジスタは、前記スタートパルスが供給される右端/左端、及び、前記シフト方向切り換え信号のハイレベル/ロウレベルを切り換えることにより、シフト方向を左方向/右方向のいずれにも切り換え可能とされていることを特徴とする請求項 3 記載の液晶表示装置。

【請求項 5】 前記スイッチング素子、前記双方向シフトレジスタ及び前記エクスクルーシブオアゲートは、同一基板上に形成された多結晶半導体を用いた薄膜トランジスタよりなることを特徴とする請求項 3 または請求項 4 記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示画素部に薄膜トランジスタ (TFT: Thin Film Transistor) をマトリクス配置するとともに、同じ TFT を用いて構成された駆動回路を一体的に内蔵した駆動回路一体型の液晶表示装置 (LCD: Liquid Crystal Display) に関し、特に、駆動回路部の動作方向の切り換えを可能として表示の自由度を高めた LCD に関する。

【0002】

【従来の技術】LCD は小型、薄型、低消費電力などの利点があり、OA 機器、AV 機器などの分野で実用化が進んでいる。特に、スイッチング素子として、TFT を用いたアクティブマトリクス型は、原理的にデューティ比 100% のスタティック駆動をマルチプレクスのように行うことができ、大画面、高精細な動画ディスプレイに使用されている。

【0003】アクティブマトリクス LCD は、マトリクス状に配置された表示電極に TFT を接続形成した基板 (TFF 基板) と共通電極を有する基板 (対向基板) が、液晶を挟んで貼り合わされて構成されている。表示電極と共通電極の対向部分は液晶を誘電層とした画素容量となっており、TFT により順次に選択され、電圧が印加される。画素容量に印加された電圧は TFT の OFF 抵抗により 1 フィールド期間保持される。液晶は電気光学的に異方性を有しており、画素容量により形成された電界の強度に対応して透過光量が調整される。このように透過率が画素毎に制御された明暗の分布が所望の表示画像として視認される。

【0004】近年、TFT のチャンネル層として多結晶 (ポリ) シリコン (p-Si) を用いることによって、マトリクス表示部と周辺駆動回路部を同一基板上に形成した駆動回路一体型の LCD が開発されている。一般に、p-Si は非晶質シリコン (a-Si) に比べて移動度が高い。このため、TFT が小型化され、高精細化が実現される。また、ゲートセルフアライン構造による微細化、寄生容量の縮小による高速化が達成されるため、n-ch TFT と p-ch の CMOS トランジスタを形成することにより、高速駆動回路を構成することができる。このように、駆動回路部を同一基板上にマトリクス表示部と一体形成することにより、製造コストの削減、LCD モジュールの小型化が実現される。

【0005】図 7 は LCD の構成図である。中央のマトリクス部は表示部である。走査線であるゲートライン (GL) と信号線であるドレインライン (DL) が横縦

3

に配置形成され、その交差部にはTFT (SE) が形成されている。TFT (SE) には、液晶駆動用の画素容量 (LC) 及び電荷保持用の補助容量 (SC) が接続されている。TFT (SE) とそのライン (GL, DL) 及び画素容量 (LC) の一方をなす表示電極は、同一基板上に形成され、画素容量 (LC) の他方をなす共通電極は、液晶層を挟んで対向配置された別の基板上に全面的に形成されている。即ち、画素容量 (LC) は表示電極により液晶及び共通電極が区画されてなり、これにTFT (SE) が接続されて表示画素が構成されている。

【0006】表示部の周辺には、主として水平シフトレジスタとサンプリング回路、更に場合によってはホールド用キャパシタからなるドレインドライバ (DD) と、主として垂直シフトレジスタからなるゲートドライバ (GD) が配置されている。これら、ゲートドライバ (GD) 及びドレインドライバ (DD) は、TFTのCMOSアレイにより構成されており、画素部のTFT (SE) と同様、p-Siを用いて同一基板上に一体的に形成されている。

【0007】

【発明が解決しようとする課題】近年、3板式プロジェクター等の用途においては、3枚のLCDの設置位置によっては、各々表示された画像が逆さまとなり、映出された画像の不合致等が起こることもあり、これを防ぐためには、LCDの配置方法が限定されたものとなっていた。また、3枚のLCDに同一のものをを用いて、少品種、大量生産による製造コストの削減を実現するためには、表示データの書き込み位置を上下、あるいは左右で対称に可逆の構成としなければならない。

【0008】シフトレジスタのシフト方向を左右切り換え可能とした場合、シフトレジスタの左端段と右端段のシフトクロックが、各々クロック信号と反転クロック信号で異なっていると、左または右のいずれかのシフト動作の開始タイミングが異なる、あるいは、シフト動作が開始されないといった問題を招いていた。図8に、ゲートドライバ (GD) の具体的な構成の一例を示す。

(1) は、各段 (SR) が、直列接続された第1のクロックドインバータとインバータ、及び、インバータに逆並列に接続された第2のクロックドインバータからなるシフトレジスタ、(2) は、シフトレジスタ (1) の隣接する各段 (SR) 出力を、論理積をとって表示部

(3) の各行へ走査信号として供給するANDゲートである。

【0009】シフトレジスタ (1) にはシフトクロックとして、各段 (SR) の第1のクロックドインバータに1段おきにクロック信号CLK及び反転クロック信号*CLKが供給され、また、反転クロック信号*CLKとクロック信号CLKが、各段 (SR) の第2のクロックドインバータにシフトクロックの反転信号として供給され、電荷安定が図られている。シフトレジスタ (1) は

4

双方向シフトレジスタであり、スタートパルスSTは、シフトレジスタ (1) の上端段あるいは下端段に供給される。表示部 (3) は、R、G、Bの各表示画素が三角形形状に配されたデルタ配列となっている。図8では、説明の便宜上、表示部 (3) の行数は5とし、これに対応してシフトレジスタ (1) の段数は6としている。図では、上から下方向に走査が行われ、各表示画素にR、G、Bの画素データが与えられている状態を示している。図の点線に囲まれた如く三角形形状に配されたR、G、B各色の加法混色によりカラー表示が行われる。

【0010】図9は、図8のシフトレジスタ (1) を逆方向シフト、即ち、下から上方向へ走査した時の状態を示している。シフトレジスタ (1) の段数が偶数であるので、スタートパルスSTが供給される上端と下端で、シフトクロックが異なり、スタートタイミングは上から下方向時と下から上方向時とで1クロック、即ち、1行分ずれる。従って、図9において、5行目から画素データの書き込みが行われる際、例えば、図8における1行目の画素データ (R1, G1, B1, ...) は欠落し、2行目の画素データから書き込まれることになる。但し、5行目左端のドレインラインは、2行目の左から2列目のドレインラインと共通となっているので、5行目には、図8における2行目の2列目からの画素データ (R2, G2, B2, ...) が書き込まれる。このため、図8において点線で囲まれたような所定のカラーを表示するR2, G2, B3は、図9において、三角形が歪んでしまっているため、表示品位の悪いものになってしまう。

【0011】

【課題を解決するための手段】本発明は、この課題を解決するために成され、偶数段及び奇数段に各々供給された互いに逆極性の第1のクロック信号及び第2のクロック信号に基づいて、スタートパルスが右端あるいは左端に供給されて開始されるデータの左方向あるいは右方向のシフトが行われる双方向シフトレジスタにおいて、前記第1のクロック信号及び第2のクロック信号が各々第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの入力的一方に供給され、前記第1及び第2のエクスクルーシブオアゲートの入力の他方にシフト方向切り換え信号が供給され、前記第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの出力が、前記シフト方向切り換え信号のハイレベル/ロウレベルの切り換えにより、前記第1のクロック信号及び第2のクロック信号の反転/非反転信号として、各々偶数段及び奇数段に供給される構成である。

【0012】これにより、シフト方向切り換え信号のハイレベル/ロウレベルを切り換えることで、シフトクロックの極性の反転/非反転が制御され、スタートパルスの位相に合致させることができ、双方向シフトレジスタのシフト方向が左右に自在に切り換えられる。特に、前

5

記スタートパルスが供給される右端／左端、及び、前記シフト方向切り換え信号のハイレベル／ロウレベルを切り換えることにより、シフト方向を左方向／右方向のいずれにも切り換え可能とされている構成である。

【0013】これにより、スタートパルスの右／左供給端及びシフト方向切り換え信号のハイレベル／ロウレベルを一体的に切り換えることで、双方向シフトレジスタのシフト方向を左方向／右方向に自在に切り換えることができる。また、液晶を挟んで対向配置された一対の電極基板の一方の対向面側の表示部に、液晶を誘電層とした画素容量の一方の電極と、これに接続されたスイッチング素子とからなる表示画素がマトリクス状に配列され、周縁部に、前記表示画素に信号を供給する駆動回路が配置され、この駆動回路は、偶数段及び奇数段に各々供給された互いに逆極性の第1のクロック信号及び第2のクロック信号に基づいて、スタートパルスが右端あるいは左端に供給されて開始されるデータの左方向あるいは右方向のシフトが行われる双方向シフトレジスタからなる液晶表示装置において、前記双方向シフトレジスタは、前記第1のクロック信号及び第2のクロック信号が各々第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの入力の一方に供給され、前記第1及び第2のエクスクルーシブオアゲートの入力の他方にシフト方向切り換え信号が供給され、前記第1のエクスクルーシブオアゲート及び第2のエクスクルーシブオアゲートの出力が、前記シフト方向切り換え信号のハイレベル／ロウレベルの切り換えにより、前記第1のクロック信号及び第2のクロック信号の反転／非反転信号として、各々偶数段及び奇数段に供給される構成である。

【0014】これにより、シフト方向切り換え信号のハイレベル／ロウレベルを切り換えることで、シフトクロックの極性の反転／非反転が制御され、スタートパルスの位相に合致させることができ、双方向シフトレジスタからなる駆動回路の動作方向が左右に自在に切り換えられる。特に、前記双方向シフトレジスタは、前記スタートパルスが供給される右端／左端、及び、前記シフト方向切り換え信号のハイレベル／ロウレベルを切り換えることにより、シフト方向を左方向／右方向のいずれにも切り換え可能とされている構成である。

【0015】これにより、スタートパルスの右／左供給端及びシフト方向切り換え信号のハイレベル／ロウレベルを一体的に切り換えることで、双方向シフトレジスタからなる駆動回路の動作方向を左方向／右方向に自在に切り換えることができる。特に、前記スイッチング素子、前記双方向シフトレジスタ及び前記エクスクルーシブオアゲートは、同一基板上に形成された多結晶半導体を用いた薄膜トランジスタよりなる構成である。

【0016】これにより、表示画素部と周辺駆動回路部を同一基板上に一体的形成した液晶表示装置において、

6

外部より供給されたシフトクロックの極性を液晶表示装置内部で変換することができ、周辺集積回路素子の変更を要することなく、画面を対称的に逆にすることができる。

【0017】

【発明の実施の形態】図1は、本発明が適用される双方向シフトレジスタのブロック図である。(1)はシフトレジスタであり、各段(S/R)の出力／入力(out, in)の接続をトランスファゲート(TRR, TRL)で切り換えることで、右／左のいずれの方向にもシフト可能となっている。ゲートドライバーの場合は、シフトレジスタ(1)の各段(S/R)の出力(out)は隣接する2段1組がANDゲート(2)により論理積が取られて、シフト出力(OUT)が取り出される。シフトレジスタ(1)は、各段(S/R)が、直列に接続された第1のクロックドインバータとインバータ及びインバータに逆並列に接続された第2のクロックドインバータからなっている。1段を構成する2つのクロックドインバータのクロック信号CLK及び反転クロック信号*CLKは互いに逆極性であるとともに、隣接する各段についても逆極性となっている。即ち、隔段毎に、クロック信号CLKと反転クロック信号*CLKが第1のクロックドインバータに供給されているとともに、反転クロック信号*CLKとクロック信号CLKが第2のクロックドインバータに供給されている。ここに示したシフトレジスタ(1)では、トランスファゲート(TRR)をONとし、トランスファゲート(TRL)をOFFとすることで右方向シフトに設定される。この時、右方向スタートパルス(STR)を与えることで右方向のシフト動作が開始される。一方、左方向シフトの場合は、トランスファゲート(TRR)をOFFとし、トランスファゲート(TRL)をONとし、左方向スタートパルス(STL)を与えることで左方向のシフト動作が開始される。

【0018】図1に示すシフトレジスタ(1)では、隣接する各段出力(out)が1/2クロック期間同時にHiとなる。このため、シフト出力(OUT)段数が奇数の場合、シフトレジスタの段数は偶数となり、例えば、左端段がクロック信号CLKにより制御されている場合、右端段は反転クロック信号*CLKにより制御される。従って、同じクロック信号CLK及び反転クロック信号*CLKが供給されている場合、左シフト時のスタートと右シフト時のスタートのタイミングが1/2クロック期間ずれる問題を招いていた。

【0019】本発明では、特に、シフトクロックの極性を、左方向／右方向の切り換えに応じて適宜に切り換えることで、簡易な双方向シフトレジスタを提供するものである。図2は、本発明の実施の形態にかかる極性変換回路の等価回路図である。外部より供給されたクロック信号CLK及び反転クロック信号*CLKが、各々、2

7

つのエクスクルーシブオア (EXOR) ゲート (4) の一方の入力端に入力され、他方の入力端には直流のシフト方向切り換え信号CHNが入力されている。これらEXORゲート (4) の出力は、シフト方向切り換え信号CHNにより、反転／非反転が制御されたクロック信号CLK' 及び反転クロック信号*CLK' として、図1のシフトレジスタの各段に供給される。即ち、直流のシフト方向切り換え信号CHNのHi/L0を切り換えることで、図3に示す動作表に従って、クロック信号CLK及び反転クロック信号*CLKの反転／非反転が切り換えられ、クロック信号CLK' 及び*CLK' の極性が制御される。これにより、シフト方向切り換え信号CHNをL0とした時は、非反転となり、クロック信号CLK' 及び反転クロック信号*CLK' は、各々クロック信号CLK及び反転クロック信号*CLKと同じ極性で、図4の(a)に示す如く、右方向スタートパルスSTRはクロック信号CLKに合致して、シフト動作が開始される。また、シフト方向切り換え信号CHNをHiとした時は、クロック信号CLK' 及び反転クロック信号*CLK' は、クロック信号CLK及び反転クロック信号*CLKとは逆の極性となり、図4の(b)に示す如く、左方向スタートパルスSTLは反転クロック信号*CLKに合致して、シフト動作が開始される。

【0020】従って、この双方向シフトレジスタは、クロック信号CLKにより制御される左端段、あるいは反転クロック信号*CLKにより制御される右端段のいずれの段からシフト動作をスタートさせても、全く同じタイミングでスタートされる。このため、スタートパルスの供給段の左端／右端と、シフト方向切り換え信号CHNのHi/L0、及び、トランスファゲート (TRR, 30 TRL) のON/OFFの切り換えを一体的に行うことで、シフト方向を左／右いずれにも設定可能となり、簡易な構成の双方向シフトレジスタが得られる。即ち、左右のシフト方向で、スタートパルスに合致するクロック信号の極性が異なっても、本発明の極性変換回路により、適宜シフトクロックの極性を切り換えることで、左右いずれの方向にもシフト可能な双方向シフトレジスタが提供される。

【0021】

【実施例】図5は、本発明の双方向シフトレジスタをp-SiTFTを駆動回路一体型LCDに適用した時の構成図である。中央のマトリクス部は表示部であり、走査線であるゲートライン (GL) と信号線であるドレイ

ンライン (DL) が交差して配置され、その交点には、スイッチング素子であるTFT (SE) を介して画素容量 (LC) 及び補助容量 (SC) が接続されている。

【0022】表示部の周辺には、ゲートライン (GL) を駆動するゲートドライバー (GD) とドレインライン (DL) を駆動するドレインドライバー (DD) が配置されている。ゲートドライバー (GD) は主にシフトレ

8

ジスタよりなり、ドレインドライバー (DD) は、主にシフトレジスタと、これにより制御されるサンプリングゲートよりなっている。これらドライバー (GD, DD) はいずれも表示部のTFT (SE) と同じp-Siを用いたTFTのCMOSインバータにより構成されている。各ドライバー (GD, DD) には、各々外付け集積回路より、シフトレジスタのシフト動作を行わせるための垂直及び水平シフトクロックVCLK, *VCLK, HCLK, *HCLK、及び、垂直及び水平スタートパルスVST, HSTが供給されている。ドレインドライバー (DD) には、外付け集積回路において作成されたLCD用の原画信号VDSGが供給され、サンプリングゲートにより画素信号電圧がサンプリングされて、ゲートドライバー (GD) の走査に合わせて各ドレインライン (DL) に送出され、画素容量 (LC) と補助容量 (SC) からなる表示画素に書き込まれる。

【0023】本発明では、ゲートドライバー (GD) は、図1に示した双方向シフトレジスタよりなり、これのラインクロックとなる垂直シフトクロックVCLK, *VCLKを図2に示した極性変換回路 (SW) を介して供給するところに特徴がある。この極性変換回路 (SW) を構成するEXORゲート (3, 4) は、表示部のスイッチング用TFT (SE) 及びドライバー (GD, DD) を構成するCMOSトランジスタと同じp-Siを用いたCMOSTFTにより、同一基板上に一体的に形成されている。また、極性変換回路 (SW) にはシフト方向切り換え信号CHNが供給されている。

【0024】これにより、シフト方向切り換え信号CHNのHi/L0を、ゲートドライバー (GD) である双方向シフトレジスタの垂直スタートパルスVSTの供給端、及び、トランスファゲート (TRR, TRL) のON/OFFの切り換えとともに一体的に行うことで、画面の垂直走査方向を上下逆にして、画像を上下対称的に逆にすることができる。

【0025】図6はゲートドライバー (GD) の具体的な構成である。(1) 及び(2) は、図1に示すシフトレジスタ及びANDゲートである。シフトレジスタ

(1) の各段出力は論理積が取られて、走査信号電圧として表示部 (3) の各行へ供給される。シフトレジスタ (1) のシフト方向は図の下から上方向であり、図8とは逆方向に走査されている。表示部 (3) は奇数行、例えば、説明の簡易化のために5行であり、シフトレジスタ (1) の段数はこれに対応して6段となっている。シフトレジスタ (1) の上端段と下端段では、シフトクロックは、クロック信号CLKと反転クロック信号*CLKとで異なっているが、図2、図3、図4及び図5で説明したようにシフト方向の切り換えと一体的に、クロック信号CLKと反転クロック信号の極性も制御されているので、スタートパルスSTの位相を変えることなく、上から下方向シフト時と下から上方向シフト時で同じタ

イミングでスタートされる。従って、図8において、1行目から書き込まれたと画素データが、図6において5行目から書き込まれ、対称性を保ちながら上下逆の表示が行われる。例えば、点線で示されるように所定のカラーを表示するR2、G2、B3は、図6と図7では、その三角形の配置を上下で逆にされているのみで、図9のように三角形が歪むといったことが無い。これは即ち、表示部(3)の行数を奇数とし、かつ、これに対応する偶数段のシフトレジスタ(1)のクロック信号CLK及び反転クロック信号*CLKの極性をシフト方向の切り換えと一体で制御したことによる。

【0026】これら、シフト方向切り換え信号Hi/L0、トランスファゲートのON/OFFは、LCDの完成後、レーザー照射により、所定の配線の切断及び溶接等により固定してしまう方法、あるいは、ソフトウェアと論理回路素子の一体開発により、外部操作により初期設定時に固定してしまう方法等がある。従って、3板式プロジェクターのような用途において、3枚のLCDを異なる向きに設置する場合にも、走査方向を各々切り換えることで画像の不合致が無くなるので、装置内でのLCDの配置の自由度を高めることができる。

【0027】

【発明の効果】本発明で簡易な構成の双方向シフトレジスタが得られた。これにより、表示画素部とともに、周辺駆動回路を同一基板上に一体的に形成した液晶表示装置において、双方向の切り換え機構をも一体的に形成す

ることができ、周辺駆動回路素子の変更も不要で、製造コストも低く、かつ、用途に合わせて、画面を上下あるいは左右で対称に逆に設定することができ、汎用性が極めて高くなった。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかる双方向シフトレジスタのブロック図である。

【図2】本発明の実施の形態にかかる極性変換回路の等価回路図である。

【図3】本発明の実施の形態にかかる極性変換回路の動作表である。

【図4】本発明の実施の形態にかかる双方向シフトレジスタのタイミング図である。

【図5】本発明の実施例にかかるLCDの構成図である。

【図6】本発明の実施例にかかるゲートドライバーの構成図である。

【図7】従来のLCDの構成図である

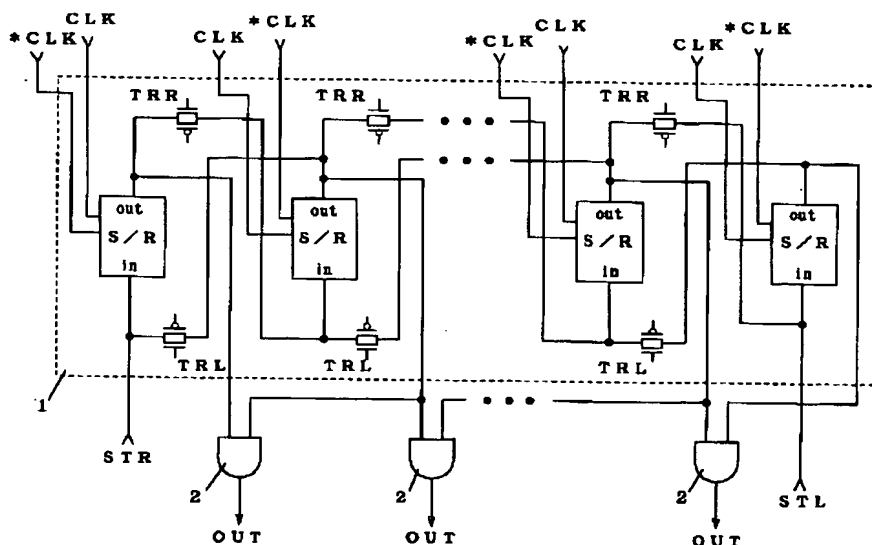
【図8】ゲートドライバーの構成図である。

【図9】ゲートドライバーの構成図である。

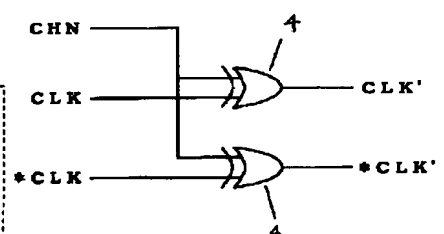
【符号の説明】

- 1 シフトレジスタ
- 2 ANDゲート
- 3 表示部
- 4 EXORゲート

【図1】

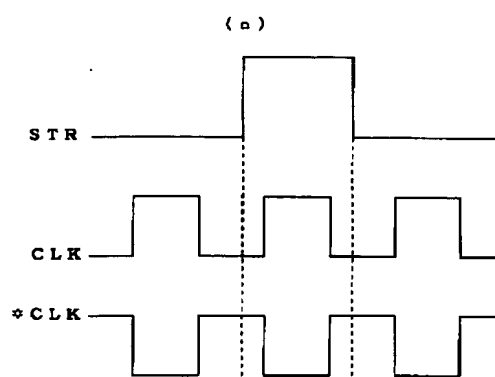


【図2】

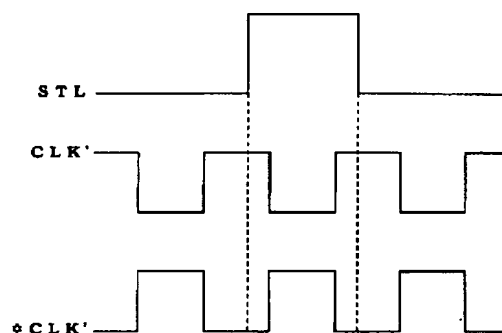


【図 4】

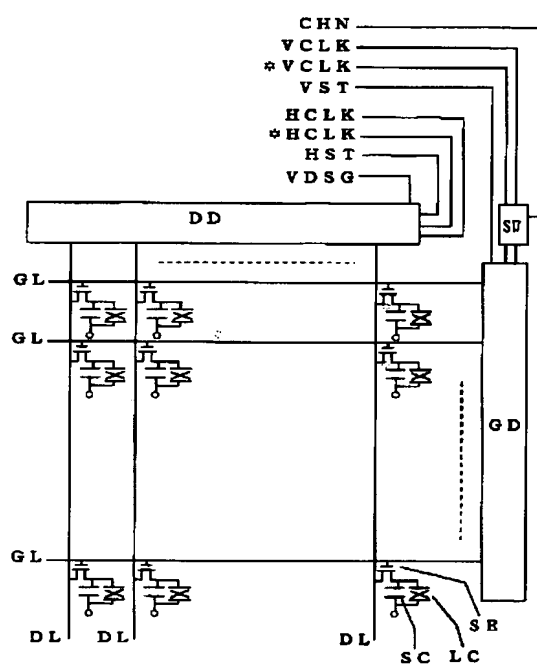
CHN	CLK	*CLK	CLK'	*CLK'
L	L	H	L	H
L	H	L	H	L
H	L	H	H	L
H	H	L	L	H



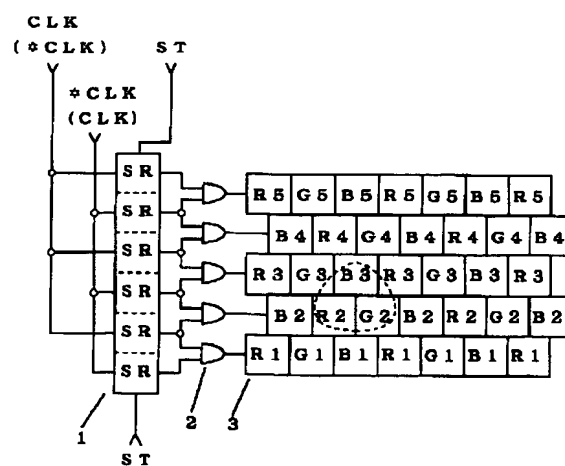
(b)



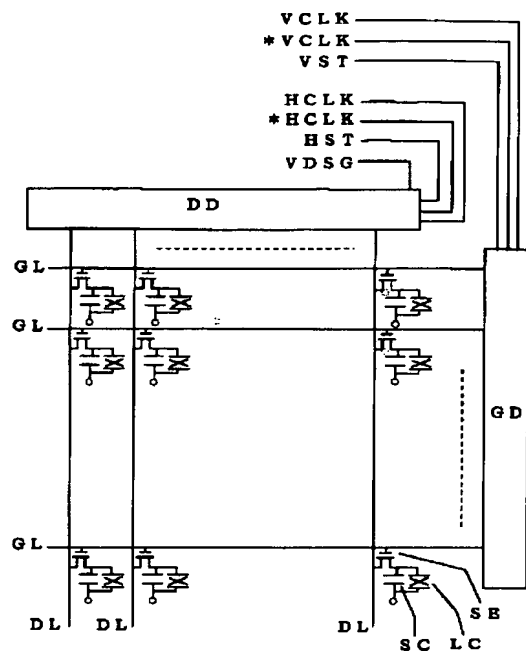
【图5】



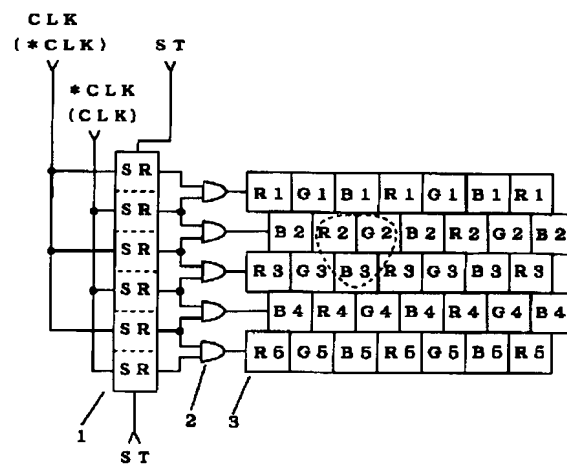
【図 6】



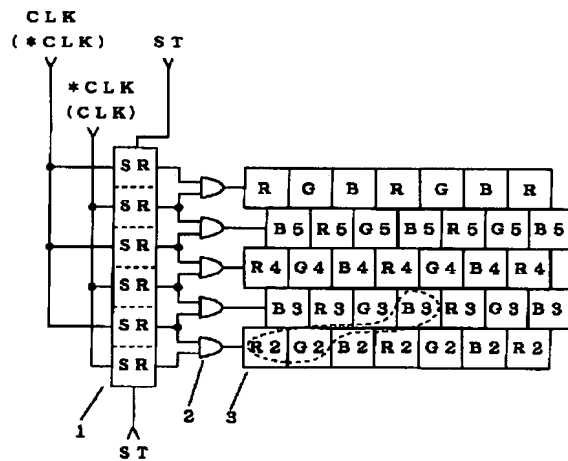
【図7】



【図8】



【図9】



フロントページの続き

(51)Int. Cl.⁶

H04N 5/66

識別記号

102

庁内整理番号

FI

H04N 5/66

技術表示箇所

102B